

# SÍNTESE EVOLUCIONÁRIA DE CIRCUITOS DIGITAIS EMPREGANDO FPGA'S

**Aluno: Rogério Cortez B. L. Póvoa**  
**Orientador: Marco Aurélio C. Pacheco**

## Introdução

Foi realizado um estudo para a aplicação de Hardware Evolucionário utilizando a plataforma reconfigurável *Field Programmable Gate Array* (FPGA). O aprofundamento em assuntos relacionados a Algoritmos Genéticos, programação e configuração de FPGA's e Hardware Evolucionário, se fez necessário para a avaliação da possibilidade de implementações envolvendo tais assuntos.

## Objetivos

Este projeto tem como objetivo estudar projetos de Hardware Evolucionário utilizando a plataforma reconfigurável *Field Programmable Gate Array* (FPGA). Projetos deste tipo requerem uma constante comunicação entre o software que utiliza o algoritmo evolutivo e o hardware programável, além do uso de uma FPGA requerer passos como programação, configuração de portas e envio de dados. Logo, será estudada a possibilidade de transferências de dados para a placa, de forma a utilizá-la de maneira eficiente.

O projeto também tem como objetivo implantar uma aplicação de Hardware Evolucionário utilizando uma FPGA. Para esta etapa final, serão avaliados os recursos disponíveis e os conhecimentos adquiridos na área.

## Metodologia

O início do projeto foi determinado pelo entendimento da estrutura conceitual e do projeto de uma FPGA, implementando um projeto estático (ou não evolutivo) através das seis etapas de programação e projeto de uma FPGA [1]: definição de comportamento da FPGA, geração de uma *netlist*, processo de roteamento, validação do mapeamento, geração do arquivo binário e configuração da FPGA. O modelo da placa utilizada neste projeto foi o *Spartan-3E*, do fabricante XILINX, disponível no pacote *Spartan-3E Starter Kit*, e a linguagem utilizada para programação foi a VHDL.

Após a compreensão e a implementação de um projeto estático, se fez necessário o estudo de Algoritmos Genéticos [2], por se tratar de um algoritmo evolutivo desenvolvido a partir de processos adaptativos e evolutivos da natureza, tendo como principais bases a seleção natural, a recombinação do material genético e a mutação [3]. Desta forma foi compreendida a importância de se utilizar este método para a evolução de códigos e para uma futura programação evolucionária.

Para o desenvolvimento de projetos de Hardware Evolucionário utilizando FPGA's atuando em tempo hábil, foi preciso pesquisar possíveis formas de evoluir um projeto. A criação de um Algoritmo Genético na linguagem VHDL como solução do problema, por mais trivial que se pode parecer, não satisfaz o requisito de utilização do projeto no dia a dia em tempo satisfatório. Isto porque as seis etapas para programação e projeto de uma FPGA, já apresentada anteriormente, necessita de um tempo relativamente grande se observado o grande número de evoluções realizadas pelo Algoritmo Genético para programação da FPGA.

Dentre as soluções de projetos relacionados a este assunto, a evolução do arquivo binário, gerado a partir da criação de um código VHDL e do mapeamento da FPGA, se apresentou como a mais adequada para o projeto. Pois para a evolução do arquivo binário só é necessário realizar a geração deste arquivo uma única vez, ou seja, as seis etapas de programação e projeto de uma FPGA serão executadas somente uma vez, sendo a partir deste momento a programação da FPGA evoluída por uma interface chamada JBits.

JBits é um conjunto de classes JAVA que fornece uma API (*Application Programming Interface*) para acessar um arquivo binário para modelos de FPGA do fabricante Xilinx. A interface permite a reconfiguração das células lógicas e conexões de dispositivos da FPGA, alterando assim a programação da placa [4]. JBits 3.0 SDK foi a última versão desenvolvida pela empresa Xilinx, sendo direcionada para o modelo Virtex-II, não sendo garantido, pela empresa, o funcionamento deste conjunto de classes para modelos diferentes.

Como uma das soluções possíveis para a implementação de um projeto de Hardware Evolucionário utilizando FPGA's, é proposto neste projeto para trabalhos futuros, a criação de um programa em JAVA, utilizando as classes do JBits, com o intuito de evoluir o arquivo binário gerado para configuração de uma FPGA. Faz-se necessário, então, um estudo da arquitetura dos modelos das FPGA's que serão utilizadas.

## Conclusões

A pesquisa realizada neste projeto permitiu o estabelecimento de um caminho para a implantação de um projeto de Hardware Evolucionário utilizando FPGA's. Este caminho foi determinado através do estudo de FPGA's, Algoritmos Genéticos e Hardware Evolucionário, baseado na teoria de cada assunto e trabalhos e pesquisas realizadas em cada uma destas áreas.

Para a utilização do conjunto de classes JAVA, JBits, é necessário um estudo da arquitetura do modelo da FPGA que será utilizada no projeto, pois a última versão desta API foi desenvolvida para o modelo Virtex-II, não sendo garantida sua utilização, pelo fabricante, para modelos de FPGA's diferentes. Além do fato das classes alterarem diretamente programação das células lógicas e conexões de dispositivos da FPGA.

Logo, uma solução encontrada neste projeto para síntese evolucionária de circuitos digitais empregado FPGA's é a criação de um programa em JAVA, utilizando as classes do JBits, com o intuito de evoluir o arquivo binário gerado para configuração das FPGA's. Não sendo necessárias soluções com um tempo de execução improdutivo, como, por exemplo, a configuração de uma FPGA com um código VHDL, utilizando um Algoritmo Genético para configurar a FPGA diversas vezes com novas configurações evoluídas .

## Referências

- 1 - CHU, P. P. **FPGA Prototyping By VHDL Examples: Xilinx Spartan-3 Version**. Cleveland State University: John Wiley & Sons, 2008.
- 2 - BACK, T.; FOGEL, D. B.; MICHALEWICZ, Z. **Handbook of Evolutionary Computation**. Institute of Physics Publishing, Bristol, NY, EUA 1997. 1.1.
- 3 - RIDLEY, M. **Evolution**: Second Edition, Blackwell Science, EUA, 1996.
- 4 - GRUCCIONE, S.; LEVI, D.; SUNDARARAJAN, P. **JBits: Java based interface for reconfigurable computing**: Xilinx Inc., San Jose, CA, EUA.